

یازدهمین کنگره ملی سراسری  
فناوریهای نوین در حوزه توسعه پایدار ایران  
11<sup>th</sup> National Congress of  
the New Technologies in Sustainable Development of Iran

senaconf.ir

## طراحی و تحلیل یک واحد برداشت انرژی RF برای کاربردهای بی سیم کم مصرف

مهدی عسکری

گروه مهندسی برق، دانشکده مهندسی، دانشگاه صنعتی خاتم الانبیاء بهبهان، بهبهان mehdiaskari58@yahoo.com

### چکیده

یکی از چالش‌های اصلی در پیاده‌سازی وسایل بی سیم کم مصرف، ابزار منبع تغذیه عملیاتی است. برداشت انرژی فرکانس رادیویی (RF) یک جایگزین امیدوارکننده برای به برداشت مستقیم انرژی از منابع انرژی فرکانس رادیویی محیطی جهت بکارگیری در وسایل بی سیم کم مصرف می باشد. در این مقاله طراحی و تحلیل یک واحد برداشت انرژی فرکانس رادیویی (RF) به منظور تبدیل سیگنال الکترومغناطیسی به DC در یک سیستم برداشت انرژی ارائه می شود. همچنین از یک مدل ساده و کارآمد برای بهینه سازی یکسوساز ولتاژ استفاده می شود. نتایج شبیه سازی نشان می دهد که به ازای توان ورودی  $-10\text{dBm}$ ، یکسوساز دیکسون با بازدهی  $50\%$ ، در مقایسه با یکسوساز یک طبقه و سه طبقه دیکسون انتخاب مناسبی جهت بکارگیری در واحد برداشت انرژی پیشنهادی است.

### واژه‌های کلیدی

برداشت انرژی؛ یکسوساز RF؛ تطبیق امپدانس؛ ضرب کننده دیکسون

# یازدهمین کنگره ملی سراسری فناوریهای نوین در حوزه توسعه پایدار ایران

11<sup>th</sup> National Congress of  
the New Technologies in Sustainable Development of Iran

senaconf.ir

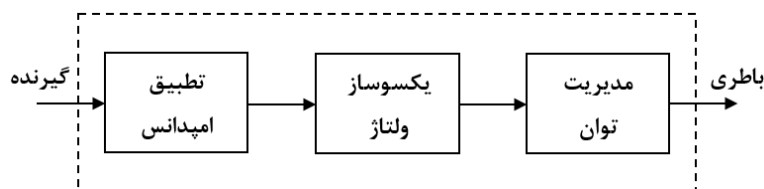
## ۱. مقدمه

در سالهای اخیر با افزایش پیشرفت‌ها در فناوری‌های مدرن، تقاضای استفاده از دستگاه‌های کاربردی بی‌سیم کم-مصرف به طور قابل ملاحظه ای افزایش یافته است. از آنجایی که افزایش طول عمر باتری مورد نیاز برای حفظ عملکرد این دستگاه‌ها هنوز پرهزینه و گاه غیر عملی است، برداشت انرژی از منابع محیطی به راه حلی امیدوارکننده برای تامین انرژی دستگاه‌های الکترونیکی قابل حمل تبدیل شده است [۱]. برداشت انرژی<sup>۱</sup> محیط از موج الکترومغناطیسی (EM) که به آن برداشت انرژی RF می‌گویند، یکی از محبوب‌ترین روش‌های استخراج توان است. انرژی پاک‌سازی را می‌توان برای تامین توان مورد نیاز دستگاه‌های الکترونیکی پوشیدنی، RFID، دستگاه‌های کاشتنی پزشکی، شبکه‌های حسگر بی‌سیم (WSN) و اینترنت اشیا (IOT) استفاده کرد. علاوه بر این، انرژی RF به دلیل وجود فراوان فناوری‌های HF و UHF در محیط شهری به راحتی در دسترس است. بنابراین، علاقه زیادی به مطالعه سیستم‌هایی وجود دارد که در باندهای UHF از جمله فرکانس‌های ۳۰۰ مگاهرتز تا ۳ گیگاهرتز استفاده می‌شوند.

به طور کلی، یک سیستم برداشت انرژی RF از یک منبع انرژی RF، شبکه تطبیق، یکسوساز ولتاژ به عنوان یک جزء کلیدی و یک واحد مدیریت توان تشکیل شده است. تحقیقات متعددی بر روی معماری یکسو کننده برای انجام تبدیل RF به DC در باندهای UHF از جمله پمپ شارژ دیکسون [۲-۳]، دیود شاتکی با ولتاژ آستانه پایین [۴] و MOSFET سازگار با CMOS با ولتاژ آستانه صفر انجام شده است. در این مقاله، مدار یکسوساز ولتاژ برای یک مدار برداشت کننده انرژی تحلیل و بهینه سازی شده است.

## ۲. مدار واحد برداشت انرژی

شکل ۱ بلوک دیاگرام واحد برداشت توان یک سیستم برداشت انرژی RF را نشان می‌دهد. در یک واحد برداشت توان RF، سیگنال توسط یک آنتن دریافت می‌شود. یک مدار تطبیق امپدانس متشکل از یک تشدید کننده با ضریب کیفیت بالا (Q)، برای اطمینان از انتقال حداکثر توان به بلوک یکسو کننده استفاده می‌شود. بلوک بعدی، مدار یکسوساز ولتاژ است که سیگنال RF را به ولتاژ DC تبدیل می‌کند. لازم است یکسو کننده طوری طراحی شود تا در سطوح توان ورودی پایین کار کند و در عین حال راندمان تبدیل توان بالایی را ارائه دهد. به طور معمول، چندین واحد یکسو کننده برای افزایش ولتاژ خروجی به صورت آبشاری<sup>۲</sup> به هم متصل می‌شوند که در مجموع به عنوان یک ضرب کننده ولتاژ نامیده می‌شود. بلوک مدیریت توان، جریان انتقال توان از برداشت کننده انرژی به بار را کنترل می‌کند. سپس توان برداشت شده در نهایت برای شارژ باتری یا خازن به کار گرفته می‌شود.



شکل ۱- بلوک دیاگرام واحد برداشت کننده توان از یک سیستم برداشت انرژی RF

### ۱.۲. مدار تطبیق امپدانس

نقش مدار تطبیق امپدانس در بهینه سازی عملکرد سیستم برداشت انرژی RF بسیار مهم است [۵،۶]. شبکه تطبیق برای بهینه کردن توان انتقالی بین آنتن و یکسوساز ولتاژ بکار می‌رود. اهمیت این بلوک در شرایطی که توان ورودی خیلی کم است بسیار مهم می‌باشد. در شرایط ایستا می‌بایست امپدانس ورودی یکسوساز بصورت نسبت بین ولتاژ و جریان در فرکانس پایه محاسبه شود. امپدانس ورودی با موازی

<sup>1</sup> Energy Harvesting

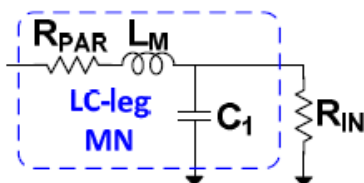
<sup>2</sup> Cascade

# یازدهمین کنگره ملی سراسری فناوریهای نوین در حوزه توسعه پایدار ایران

11<sup>th</sup> National Congress of  
the New Technologies in Sustainable Development of Iran

senaconf.ir

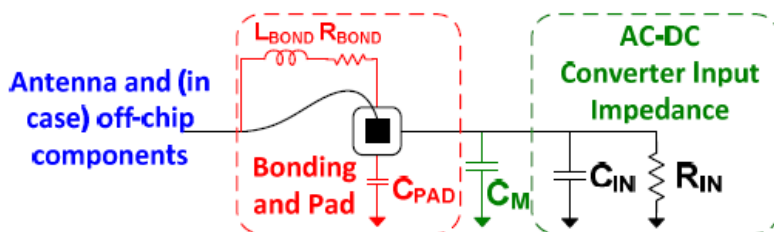
قرار دادن  $R_{IN}$  و  $C_{IN}$  نشان داده می شود. امپدانس ورودی به مشخصات یکسوساز، توان ورودی و مصرف توان بار بستگی دارد. وقتی توان ورودی کم است می بایست یکسوساز به گونه ای طراحی شود که مازول مقاومت ورودی بزرگتر از مقاومت آنتن ( $R_{ANT}$ ) باشد. در این شرایط شبکه تطبیق، دامنه ولتاژ ورودی به آنتن را تقویت می کند. از طرف دیگر افزایش مقاومت ورودی مبدل، بازده شبکه تطبیق را کاهش می دهد، بطوریکه هر چه  $R_{IN}/R_{ANT}$  افزایش یابد بازده شبکه تطبیق کاهش می یابد. بنابراین برای داشتن یک خروجی بهینه باید مصالحه ای مناسبی در انتخاب  $R_{IN}$  صورت گیرد. توپولوژی های مختلفی برای شبکه تطبیق وجود دارد. در این طراحی شبکه تطبیق  $LC - leg$  در نظر گرفته می شود. شبکه  $LC - leg$  یک انتخاب کارا می باشد زیرا در طراحی این نوع توپولوژی به ازای یک نسبت مقاومت داده شده  $R_{IN}/R_{ANT}$ ، کمترین مقدار سلف مورد نیاز می باشد، بنابراین تلفات توان کمتری را به دلیل مقاومت های پارازیتی سلف کوچکتر، ایجاد می کند. شکل ۲ شبکه تطبیق  $LC - leg$  را نشان می دهد. در این شکل،  $L_M$  اندوکتانس شبکه تطبیق و  $R_{IN}$  مقاومت ورودی یکسوساز است و  $C_1$  از رابطه (۱) محاسبه می شود.



شکل ۲- شبکه تطبیق  $LC - leg$

$$C_1 = C_{IN} + C_{PAD} + C_M \quad (1)$$

که در اینجا  $C_{IN}$  خازن ورودی مبدل (یکسوساز)،  $C_M$  خازن شبکه تطبیق و  $C_{PAD}$  خازن باندینگ روی تراشه می باشد. در شکل ۳ توزیع عناصر پارازیتی به دلیل اندوکتانس باندینگ، خازن باندینگ و خازن ورودی مبدل  $C_{IN}$  نشان داده شده است.



شکل ۳- توزیع عناصر پارازیتی

بازده شبکه تطبیق  $LC - leg$  از رابطه (۲) محاسبه می شود:

$$\eta_{MN} = \frac{1}{1 + \frac{R_{BOND}}{R_{IN}} \cdot (1 + Q_{LC}^2) + \frac{Q_{LC}}{Q_{IND}}} \quad (2)$$

# یازدهمین کنگره ملی سراسری فناوریهای نوین در حوزه توسعه پایدار ایران

11<sup>th</sup> National Congress of  
the New Technologies in Sustainable Development of Iran

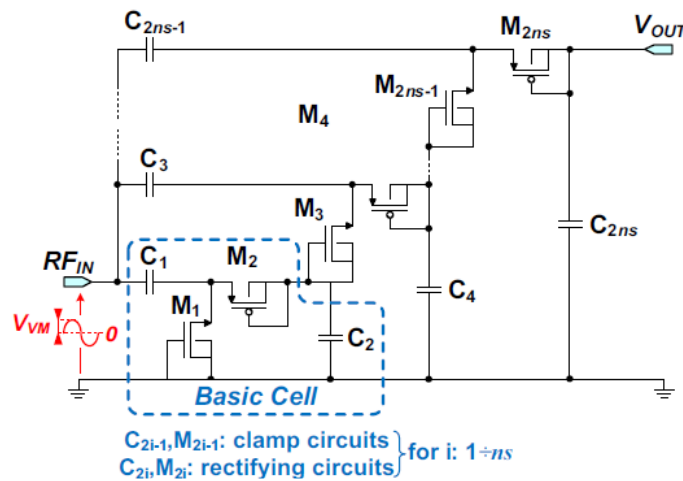
senaconf.ir

که در اینجا  $Q_{IND}$  ضریب کیفیت اندوکتانس شبکه تطبیق و  $Q_{LC}$  ضریب کیفیت شبکه تطبیق می باشد و از رابطه (۳) محاسبه می شود.

$$Q_{LC} = \sqrt{\frac{R_{IN}}{R_{ANT} - R_{BOND}} - 1} \quad (3)$$

## ۲.۲. یکسوساز رادیویی

در میان انواع مختلف مدارات پیشنهادی برای یکسوساز، بهترین انتخاب در فرکانس های رادیویی، ضرب کننده ولتاژ دیکسون کلاسیک می باشد، که در شکل ۴ نشان داده شده است. این نوع توپولوژی برای کاربردهای  $RF$  مناسب است زیرا در ساختار آن به سوئیچ کنترل پذیر نیازی نمی باشد، قابلیت مجتمع سازی دارند و نیاز به استفاده از سلف نمی باشد. در ضرب کننده دیکسون ترانزیستورهای اتصال دیودی نقش سوئیچ دارند.



شکل ۴- ضرب کننده دیکسون

ولتاژ خروجی حالت پایدار  $V_{out}$  به دامنه ولتاژ ورودی  $V_{VM}$ ، افت ولتاژ  $V_M$  و تعداد طبقات  $ns$  بستگی دارد و از رابطه (۴) محاسبه می شود.

$$V_{out} = 2 \cdot ns \cdot (V_{VM} - V_M) \quad (4)$$

با کمینه کردن ولتاژ آستانه، جریان معکوس و مقاومت حالت روشن ترانزیستور، بازده مدار بیشینه می شود. علاوه بر این، خازن های  $MOS$  باید در حد امکان کوچک باشند تا هدف طراحی مناسب برای شبکه تطبیق حاصل شود.

# یازدهمین کنگره ملی سراسری فناوریهای نوین در حوزه توسعه پایدار ایران

11<sup>th</sup> National Congress of  
the New Technologies in Sustainable Development of Iran

senaconf.ir

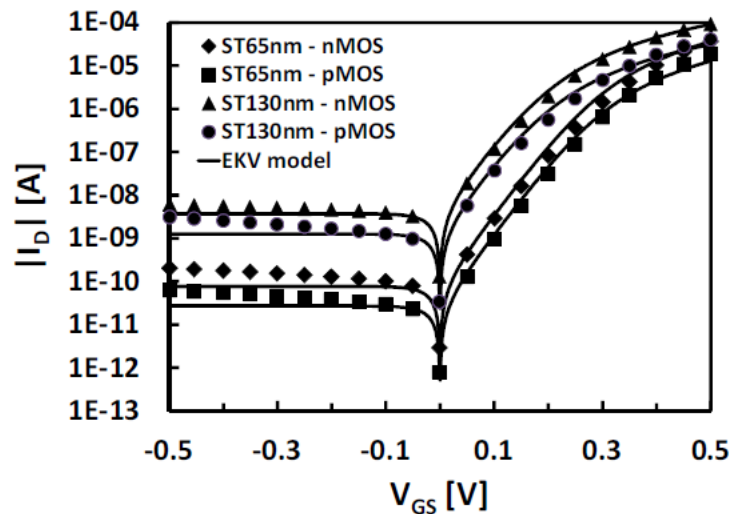
در ساختار بعضی از ضرب کننده‌های دیکسونی که قبلاً پیاده‌سازی شده‌اند فقط از  $nMOS$  یا فقط از  $pMOS$  و یا از هر دو ترانزیستور  $nMOS$  و  $pMOS$  استفاده شده است. مناسب‌ترین روش بکار بردن ترانزیستورهای اتصال دیودی  $nMOS$  و  $pMOS$  می‌باشد. ترانزیستورهای  $nMOS$  عمل برش را انجام می‌دهند و ترانزیستورهای اتصال دیودی  $pMOS$  نقش یکسوسازی مدار شارژ پمپ را دارند. در این حالت ولتاژ آستانه به دلیل اثر بدنه افزایش نمی‌یابد و خازن‌های پارازیتی دیودها که در حالت معکوس بایاس شده‌اند کاهش می‌یابد، بنابراین بازده شبکه تطبیق کاهش می‌یابد.

### ۳. بهینه سازی مدار یکسوساز

بهینه‌سازی یکسوساز نیازمند بیشینه کردن بازده مدار می‌باشد. بدین ترتیب حساسیت یکسوساز افزایش می‌یابد [۷]. برای مدل کردن مشخصه  $I_D - V_{GS}$  ترانزیستور، ساده‌ترین مدل، مدل  $EKV$  می‌باشد زیرا فقط از دو پارامتر تکنولوژی استفاده می‌کند. این دو پارامتر، جریان معکوس  $I_S$  و ولتاژ  $V_P$  می‌باشند.

$$I_D(V_{GS}) = W \cdot I_S \cdot \left[ \ln^2 \left( 1 + e^{\frac{V_P + V_{GS}}{2V_T}} \right) - \ln^2 \left( 1 + e^{\frac{V_P}{2V_T}} \right) \right] \quad (5)$$

که در اینجا  $V_T$  ولتاژ حرارتی و  $W$  عرض ماسفت می‌باشد که پارامتر طراحی می‌باشند و بر اساس تکنولوژی انتخاب می‌شود. برای کمیته کردن افت ولتاژ ترانزیستور بایستی ترانزیستور در ناحیه انباشتگی<sup>۳</sup> و ناحیه زیر آستانه<sup>۴</sup> کار کند. مشخصه  $I_D - V_{GS}$  در شکل ۵ نشان داده شده است.



شکل ۵- مشخصه  $I_D - V_{GS}$  ترانزیستور

<sup>3</sup> Accumulation

<sup>4</sup> Weak Inversion

# یازدهمین کنگره ملی سراسری فناوریهای نوین در حوزه توسعه پایدار ایران

11<sup>th</sup> National Congress of  
the New Technologies in Sustainable Development of Iran

senaconf.ir

هدایت انتقالی  $nMOS$  از  $pMOS$  بیشتر است. بنابراین برای اینکه دو ترانزیستور  $nMOS$  و  $pMOS$  جریان درین مشابهی داشته باشند عرض ترانزیستورها با نسبت نشان داده شده در رابطه (۶) انتخاب می‌شوند.

$$W_P = W_n \cdot (1 + I_{Sn}/I_{Sp}) \quad (۶)$$

$I_{Sp}$  و  $I_{Sn}$  به ترتیب جریان معکوس ترانزیستورهای  $nMOS$  و  $pMOS$  می‌باشند. روند بهینه سازی بصورت مکرر انجام می‌گیرد بطوریکه با تغییر پارامترهای مدار، مقادیر  $(W_n, ns)$  بدست می‌آید. محاسبه بازده مبدل شامل مراحل زیر است:

**مرحله ۱:** نقطه بایاس ترانزیستور  $MOS$  با رابطه (۷) محاسبه می‌شود که برابر با جریان بار  $DC$  می‌باشد.

$$\frac{P_{out}}{V_{out}} = \frac{1}{T_C} \int_0^{T_C} I_D (V_M - V_{VM} \cdot (1 \pm \sin(\omega t))) dt \quad (۷)$$

رابطه (۷) با استفاده از روابط عددی حل می‌شود و با جایگزینی  $V_M, V_{VM} = (V_{out}/2ns) - V_M$  به عنوان تابعی از  $V_{out}, P_{out}$ ،  $W_N$  و  $ns$  بدست می‌آید.

**مرحله ۲:** محاسبه بازده مبدل به محاسبه امیدانس ورودی رکتیفایر ولتاژ در شرایط حالت پایدار نیاز دارد.  $R_{IN}$  مقاومت کانال ترانزیستورهای  $nMOS$  و  $pMOS$  می‌باشد که بطور موازی متصل شده‌اند. مقاومت ترانزیستور بصورت نسبت بین دامنه ولتاژ  $V_{VM}$  و دامنه جریان  $I_{VM-RE}$  در ورودی یکسوساز در فرکانس پایه بدست می‌آید. دامنه جریان بصورت بخش حقیقی ضریب فوریه در فرکانس پایه جریان درین بدست می‌آید.

$$I_{VM-RE} = \frac{2 \cdot ns}{T_C} \cdot \left\{ \int_0^{T_C} [I_D (V_M - V_{VM} \cdot (1 - \sin(\omega t))) - I_D (V_M - V_{VM} \cdot (1 + \sin(\omega t)))] \cdot \sin(\omega t) dt \right\} \quad (۸)$$

$$C_{IN} = \alpha \cdot C_{MOS}(0) \cdot W_n \cdot \left( 1 + \frac{I_{Sn}}{I_{Sp}} \right) \cdot ns \quad (۹)$$

در اینجا  $C_{MOS}$  نیز شامل خازن‌های درین-بدنه، گیت-سورس و درین-سورس می‌باشد. مقدار ضریب  $\alpha = 1.1$  نیز از طریق تجربی بدست می‌آید.

**مرحله ۳:** بازده شبکه تطبیق از رابطه (۲) محاسبه می‌شود.

**مرحله ۴:** برای محاسبه بازده مدار مبدل،  $\eta = P_{out}/P_{in}$ ، توان ورودی بصورت رابطه (۱۰) ارزیابی می‌شود.

# یازدهمین کنگره ملی سراسری فناوریهای نوین در حوزه توسعه پایدار ایران

11<sup>th</sup> National Congress of  
the New Technologies in Sustainable Development of Iran

senaconf.ir

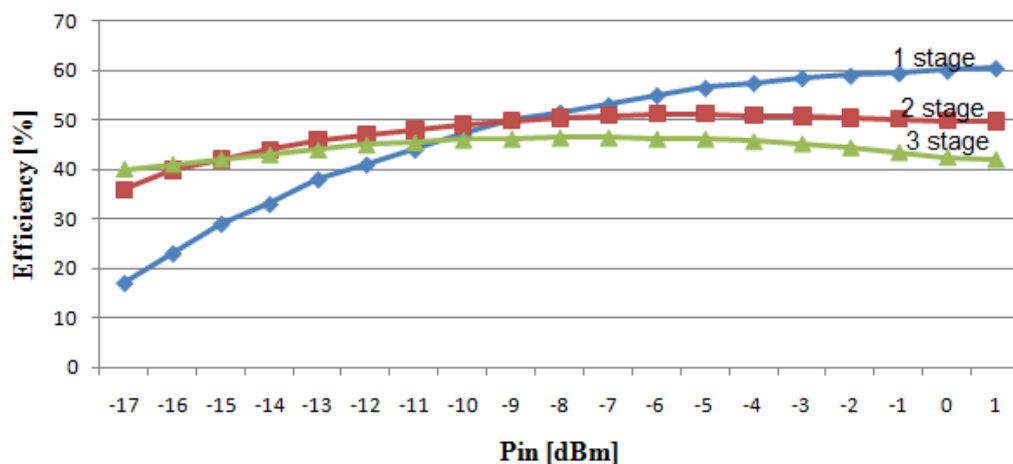
$$P_{IN} = \frac{V_{VM}^2}{2 \cdot R_{IN} \cdot \eta_{MN}} \quad (10)$$

تکرار محاسبه بازده با تغییر اندازه ترانزیستور  $nMOS$  و تغییر تعداد طبقات انجام می‌گیرد و بدین ترتیب بیشینه بازده مبدل به ازای ولتاژ و توان خروجی مطلوب بدست می‌آید.

## ۴. نتایج شبیه سازی

بهینه‌سازی در هر طبقه از ساختار ضرب کننده دیکسون دو ترانزیستور اتصال دیودی و دو خازن وجود دارد. اندازه هر دو خازن یکسان فرض می‌شود و اندازه ترانزیستور ماسفت  $PMOS$  اتصال دیودی تقریباً دو برابر بزرگتر از اندازه ترانزیستور ماسفت  $NMOS$  اتصال دیودی (زیرا موبیلیته الکترون از موبیلیته حفره بزرگتر است) در نظر گرفته می‌شود. اندازه سلف شبکه تطبیق برابر با ۳۳ نانو هانری با ضریب کیفیت ۳۵ و اندازه خازن شبکه تطبیق برابر با ۴/۷ پیکو فاراد طراحی می‌شود. شبکه تطبیق، امپدانس ۵۰ اهم را با امپدانس ورودی یکسوساز تطبیق می‌دهد. اندازه طول کانال همه‌ی ترانزیستورها برابر با ۱۸۰ نانومتر در نظر گرفته می‌شود و اندازه خازن‌ها در ساختار ضرب کننده بطور یکسان فرض می‌شوند.

نمودار نشان داده شده در شکل (۶) بازده بر اساس توان ورودی (از -17dBm تا 1dBm) را برای یکسوساز یک، دو و سه طبقه نشان می‌دهد. برای یک توان داده شده، بازده بهینه با کمینه کردن تلفات اهمی ترانزیستورها و سلف‌های شبکه تطبیق و همچنین کمینه کردن توان تلفاتی جریان‌های ناشی بدست می‌آید.



شکل (۶) نمودار بازده بر اساس توان ورودی یکسوساز

در توان‌های ورودی خیلی کم با افزایش تعداد طبقات بازده یکسوساز افزایش می‌یابد. با افزایش تعداد طبقات، مقاومت ورودی کاهش می‌یابد و بازده شبکه تطبیق افزایش می‌یابد. زیرا در توان ورودی کمتر، با افزایش امپدانس ورودی ضرب کننده، بازده شبکه تطبیق تحت تاثیر واقع می‌شود. افزایش تعداد طبقات دیکسون باعث کاهش امپدانس ورودی ضرب کننده می‌شود، بنابراین بازده مبدل در توان ورودی کم افزایش می‌یابد. از آنجا که مقالات مطالعه شده برای توان‌های ورودی -10dBm ارائه شده‌اند، با در نظر گرفتن نتایج مربوط به شبیه‌سازی‌ها در این توان، یکسوساز دو طبقه به عنوان یکسوساز بهینه در این توان انتخاب می‌شود.

# یازدهمین کنگره ملی سراسری فناوریهای نوین در حوزه توسعه پایدار ایران

11<sup>th</sup> National Congress of  
the New Technologies in Sustainable Development of Iran

senaconf.ir

## ۴. نتیجه گیری

سیستم های برداشت انرژی فرکانس رادیویی به عنوان یک راه حل جدید و کارآمد برای تامین انرژی در کاربردهای بی سیم کم مصرف معرفی شده اند. یک واحد برداشت انرژی RF از یک منبع انرژی RF، شبکه تطبیق، یکسوساز ولتاژ به عنوان یک جزء کلیدی و یک واحد مدیریت توان تشکیل شده است. در این مقاله به منظور بهینه سازی بازدهی یکسوساز دیکسون کلاسیک جهت بکارگیری در واحد برداشت انرژی یک سیستم برداشت انرژی RF از یک روش تحلیلی مبتنی بر مدل EKV استفاده شده است. نتایج شبیه سازی حاکی از بازدهی حدود ۵۰٪ برای یکسوساز دیکسون کلاسیک دوطبقه می باشد.

## منابع

- [1] Khonsari, Z., et al., 2015. Inkjet-printed monopole antenna and voltage doubler on cardboard for RF energy harvesting. In IEEE APS/URSI, Vancouver, BC, Canada, 1312–1313.
- [2] Hameed, Z., Moez, K., 2017. Design of impedance matching circuits for RF energy harvesting systems. *Microelectronics Journal*, 62, 49–56.
- [3] Dai, H., et. Al., 2015. A review and design of the on-chip rectifier for RF energy harvesting. in IEEE International Wireless Symposium, Shenzhen, China, 1–4.
- [4] Nimo, A., Gric, D., Reindl, L.M., 2012. Optimization of passive low power wireless electromagnetic energy harvesters. *Sensors*, 12(1), 13636–13663.
- [5] Le, T., Mayaram, K., Fiez, T., 2008. Efficient far-field radio frequency energy harvesting for passively powered sensor networks. *IEEE J. Solid-State Circuits*, 43(5), 1287–1302.
- [6] Papotto, G., Carrara F., Palmisano, G., 2011. A 90-nm CMOS threshold-compensated RF energy harvester. *IEEE J. Solid-State Circuits*, 46(9), 1985–1997.
- [7] Khan, D., et al., 2020. An Efficient Reconfigurable RF-DC Converter with Wide Input Power Range for RF Energy Harvesting. *IEEE Access*, 8, 79310-79318.